

Family list

2 family member for:

JP63056912

Derived from 1 application.

1 MANUFACTURE OF RECRYSTALLIZED SEMICONDUCTOR THIN-FILM

Publication info: JP2709591B2 B2 - 1998-02-04

JP63056912 A - 1988-03-11

Data supplied from the *esp@cenet* database - Worldwide

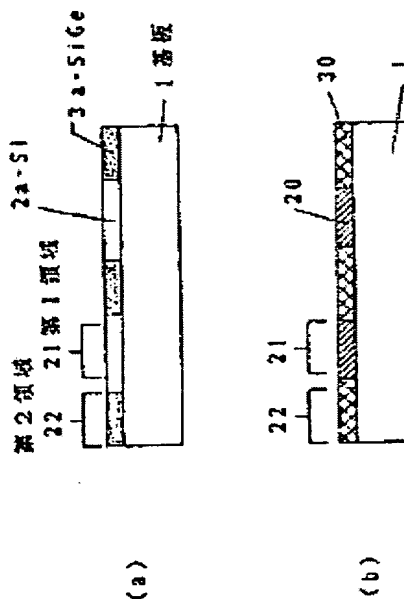
MANUFACTURE OF RECRYSTALLIZED SEMICONDUCTOR THIN-FILM

Patent number: JP63056912
Publication date: 1988-03-11
Inventor: SHINPO MASAFUMI; SHIMIZU NOBUHIRO
Applicant: SEIKO INSTR & ELECTRONICS
Classification:
- international: *H01L21/20; H01L21/263; H01L27/12; H01L29/78; H01L21/02; H01L27/12; H01L29/66; (IPC1-7): H01L21/20; H01L21/263; H01L27/12; H01L29/78*
- european:
Application number: JP19860200309 19860827
Priority number(s): JP19860200309 19860827

Report a data error here

Abstract of JP63056912

PURPOSE: To simplify sample structure, and to obtain a recrystallized semiconductor film having large grain size even when the intensity distribution of beams is equalized by forming a first region and a second region into a semiconductor thin film to be recrystallized, adding an impurity to the second region and further lowering the melting point of the second region. **CONSTITUTION:** When first and second regions 21, 22 are irradiated simultaneously with energy beams and a semiconductor thin-film with the first region 21 and the second region 22 formed onto an insulating substrate 1 is recrystallized, an impurity is added particularly to at least one part of the second region 22, and the melting point of the second region is made previously lower than the first region 21. The first region 21 is shaped in a film such as an a-Si film 2 and the second region 22 in a film such as an a-Si film 3 to which Ge is added. Consequently, when beams are projected uniformly, both the first and second regions 21, 22 are melted at approximately the same temperature and the temperature is lowered at the same cooling rate, the temperature reaches the solidifying point of the first region 21 first, and recrystallization is generated in the first region 21. Recrystallization progresses to the second region 22 side with cooling, and semiconductor recrystallized films 20, 30 having large grain size or consisting of a single crystal are acquired.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-56912

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)3月11日

H 01 L 21/20
21/263
27/12
29/78

3 1 1

7739-5F

7514-5F

F-8422-5F

審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 再結晶半導体薄膜の製造方法

⑯ 特 願 昭61-200309

⑰ 出 願 昭61(1986)8月27日

⑱ 発 明 者 新 保 雅 文 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑲ 発 明 者 清 水 信 宏 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑳ 出 願 人 セイコー電子工業株式会社 東京都江東区亀戸6丁目31番1号

㉑ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

再結晶半導体薄膜の製造方法

2. 特許請求の範囲

(1) 絶縁基板上に設けられた第1領域と第2領域とを有する半導体薄膜を第1及び第2領域に同時にエネルギービームを照射して再結晶させるに際し、前記第2領域の少なく共一部には特に不純物が添加され第1領域に比し融点が低下されていることを特徴とする再結晶半導体薄膜の製造方法。

(2) 前記第2領域の厚みが第1領域に比して厚く、かつ前記ビームをある程度透過させる厚み以下であることを特徴とする特許請求の範囲第1項記載の再結晶半導体薄膜の製造方法。

(3) 前記半導体薄膜が非晶質もしくは多結晶シリコンであり、前記不純物がゲルマニウムであることを特徴とする特許請求の範囲第1項または第2項記載の再結晶半導体薄膜の製造方法。

(4) 前記不純物としてゲルマニウムの他に導電型

決定不純物も含まれることを特徴とする特許請求の範囲第3項記載の再結晶半導体薄膜の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は絶縁基板上の半導体薄膜のレーザ等のエネルギービームを用いた再結晶化方法に関する。

(発明の概要)

絶縁基板上の半導体薄膜をエネルギービームを照射して再結晶化するにあたり、半導体薄膜に第1領域と特に不純物が添加された部分をもつ第2領域とを形成し、第1及び第2領域の両方をほぼ均一な強度のビームで照射して再結晶化する。その際、第2領域は不純物添加によって融点が低下しているために、再結晶化は第1領域から始まり第2領域へ広がって大粒径の半導体再結晶膜が得られる。半導体膜がSiのとき、不純物はGeまたはGeと導電型決定不純物が選ばれる。また、第2領域の膜厚を第1領域より厚くすることで、冷却速度に差をもたせ、上記の効果を助長させる。

(従来の技術)

S O I (Silicon on Insulator) 技術は三次元集積回路の重要な部分を占め、レーザ、電子線、赤外線等のエネルギービームを半導体薄膜に照射し溶融、再結晶化させるものである。この技術は日経エレクトロニクス1985年10月7日号229頁に詳述されている。それによれば、方法として3種類に大別され、(Ⅰ)ビーム強度を変化させる方法 (Ⅱ)半導体膜表面に反射膜や吸収膜を設けてビームに強度分布をもたせる方法 (Ⅲ)熱の逃げ方に差をつける方法がある。(Ⅰ)の方法はビーム強度分布の精密な制御と安定性が (Ⅱ)や(Ⅲ)の方法は複雑な試料構造が必要である。

(発明が解決しようとする問題点)

本発明は試料構造が簡単で、しかもビーム強度分布が一様でも大粒径の再結晶半導体膜が得られる方法を提供するものである。

(問題点を解決するための手段)

本発明は再結晶化すべき半導体薄膜中に第1領域と第2領域を設け、第2領域の融点(凝固点)

結晶の半導体再結晶膜が得られる。

一方、半導体薄膜の厚みがビームの吸収係数 α に対し $1/\alpha$ オーダーになると、吸収されるエネルギーは膜厚にほぼ比例する。第1領域を第2領域より薄くすると、同じ膜質と仮定したときには、ビーム照射でほぼ同じ速度で温度上昇して溶ける。しかし単位面積あたりの熱容量は第2領域の方が大きいので、冷却時は第2領域の方が遅く、やはり再結晶化は第1領域から開始する。

本発明は主に前者の作用によると共に、後者の作用も併用できるものである。

(実施例)

a. 実施例1 (第1図)

第1図(a)~(c)には本発明による再結晶半導体薄膜の製造方法の1実施例を示す。第1図(a)はビームアニール前の試料の断面構造である。第1領域21と第2領域22をもつ半導体薄膜は絶縁基板1上に形成されている。第1領域21は例えばa-Si膜2、第2領域22はGeが添加されたa-Si膜3(または非晶質のSi-Ge合金a-SiGe)でGeのイオン注入等で

をより低くし、再結晶過程が第1領域から始まり第2領域へと拡大する様にしたものである。第2領域にはそのため不純物を添加する。半導体薄膜がSiの場合、不純物としてGeまたはGeとⅢ族またはⅤ族の不純物を用いる。この効果をさらに助長するため、第1、第2領域の厚みをビームが透過する程度に薄くし、かつ第1領域をより薄くして第2領域に対し熱容量を小さくすることにより、第1領域の冷却がより速く行なうことも併用できる。

(作用)

第1及び第2領域にビームを均一に照射すると第2領域が早く溶融はするが近似的に第1及び第2領域共にほぼ同一温度に上昇し溶融する。第1及び第2領域の厚みが一定で熱放散も一定と仮定すれば、溶融した第1及び第2領域共に同じ冷却速度で温度低下し、先ず第1領域の凝固点に達し第1領域で再結晶化が生じる。この段階では第2領域はまだ溶融している。さらに冷却するに従って第2領域側へ再結晶化が進み、大粒径または単

選択的に形成される。Geの密度は例えば1%~50%である。第1領域21の幅は狭いことが望ましいが例えば5~10 μm 以下に選ばれる。この例では第1及び第2領域共厚さはほぼ等しく、例えば500Å以下である。基板1には、石英、ガラス、セラミックス等の絶縁体や、Siや金属に絶縁物コートしたもの等が用いられ、特に低融点のガラスの場合には表面をSiO₂やSiNでコートすることが望ましい。第1図(b)には、第1領域21及び少なく共その両側の第2領域22を同時にビームアニールした後の断面であり、第1領域21には再結晶Si膜20が、第2領域22にはGe添加された再結晶Si膜30

(またはSi-Ge混晶)が形成される。ビームアニールには、例えばAr,Cw レーザによる走査、エキシマーレーザによるパルスアニールなど、または電子線や赤外線、ランプ光などが用いられる。Geは再結晶過程で第1領域21側へ再分布するがその範囲は数 μm 以下である。第1図(c)には再結晶過程における温度分布の模式図を示す。ビーム照射直後(t=0)には、均一に温度上昇し第1領域21の

融点 T_{m1} 以上になって溶融する。ある時間経過後($t=t_1$)、均一な放熱のために各領域共ほぼ一定速度で冷却し、第1領域融点 T_{m1} と第2領域融点 T_{m2} の間になる。この段階で第1領域21は再結晶化しているが、第2領域22は溶融している。さらに時間経過後($t=t_2$) T_{m2} 以下の温度となりすべて再結晶化する。即ち、再結晶化は第1領域から第2領域へ広がる様に進み大粒径が得られる。 T_{m2} の値はGeの密度で定まり例えば10%で T_{m1} より20℃程度低い。第2領域22内のGeの密度は一様である必要はなく、例えば100%Geのうすい層が第2領域内にあっても同様な効果が得られる。

b. 実施例2 (第2図)

第2図(a)~(c)は他の試料構造例を示す。第2図(a)は基板1上にa-Si膜2とGe添加a-Si膜3を順次堆積した状態を示す。堆積PCVDや光CVD、スパッタ等で連続的に行える。第2図(b)は、Ge添加a-Si膜3を選択エッチして、a-Si膜2のみの第1領域21とa-Si膜2とGe添加a-Si膜3の2層からなる第2領域22を設けた状態である。この状態で

エッチした断面、第3図(a)はa-Si膜2を全体に堆積した断面で、この状態でビームアニールすると第3図(b)の様に再結晶膜20,30が得られる。

d. 実施例4 T F T製造工程 (第4図)

本発明による再結晶膜をT F Tに応用した場合の工程例を第4図(a)~(d)に示す。第4図(a)は、第1領域21にP型再結晶Si膜20を、第2領域22にはGe添加Si再結晶膜30を前述の方法で形成した状態を示す。第4図(b)は、第1領域21をチャンネル領域とすべく島状に再結晶膜20,30を残し、ゲート絶縁膜4、ゲート電極5を形成した断面である。第4図(c)はゲート電極5をマスクにしたイオン注入によって再結晶膜20,30内に n^+ ソース及びドレイン領域36,37を設けた状態であり、さらにコンタクト開孔しソース配線5、ドレイン配線6を設けて第4図(d)の様に完成する。第2領域22にはGeが添加されているが活性領域ではないので特性に影響はないし、例え活性領域にGeが微量含まれてもGeはSi中で電気的に不活性なため問題は少ない。また、第2領域22はGeの他に n 型不純物を同

表面側からレーザ光40を照射して第2図(c)の様に再結晶膜が形成される。ビーム照射は基板1が透明なときは裏面からでもできる。第2図(d)は、再結晶過程の温度分布を示す。a-Si膜2及びGe添加a-Si膜3がビーム吸収係数 α に対し $1/\alpha$ オーダーにあるときは、吸収エネルギーはほぼ膜厚に比例するので温度はほぼ均一に上昇し、 T_{m1} 以上になる($t=0$)。 t_1 経過後、放熱が均一だが膜厚差による熱容量差があるので薄い第1領域21の方が早く冷却する。 t_2 経過後、まず第1領域21が T_{m1} 以下になり再結晶化するが、第2領域は溶けている。 t_3 経過後、全体が T_{m2} 以下になり全体が再結晶化する。

本例は、融点差と熱容量差の両方を用いた再結晶方法である。a-Si膜2の膜厚は例えば1000~2000Å、Ge添加a-Si膜は100~1000Å程度が選ばれ、ビームはArレーザが用いられる。ビームの種類により、膜厚やGe密度は適宜選ばれる。

c. 実施例3 (第3図)

第3図(a)~(c)は他の実施例を示す。第3図(a)はまず基板1上にGe添加a-Si膜3を堆積し、選択エ

ッチすれば、 n^+ ソース・ドレイン領域36,37の形成が容易で自己整合工程をしなければ第4図(b)のイオン注入工程を省くことができる。

e. 実施例5 T F T製造工程 (第5図)

実施例4はビーム走査方向と垂直にチャンネル長方向をもったT F Tであるのに対し、第5図(a)~(d)図では、これが平行な場合を平面図で示す。第5図(a)は第1領域21と第2領域22がストライプ状に隣接して設けられたビームアニール後の平面図、第5図(b)は、チャンネル領域23として第1領域21の半導体膜20を残し第2領域22は除去し、またソース及びドレイン領域36,37として第1及び第2領域21,22の両方を残した平面図である。第5図(c)は、ゲート絶縁膜(図示せず)堆積後、ゲート電極5を形成した状態、第5図(d)はイオン注入で n^+ ソース及びドレイン領域36,37を形成し、各コンタクト開孔部16,17を設けた後ソース及びドレイン配線6,7を施した完成状態を示す。この様にして粒界が発生しやすい第2領域22を活性領域から除くことができる。この例でも、第2領域

22の半導体膜30にn型不純物を添加しておくことは有効である。

〔発明の効果〕

本発明によれば簡単な試料構造で大粒径または単結晶の再結晶薄膜が得られる。主にa-Si膜をレーザアニールする例で説明したが、多結晶Siや他の半導体材料にも適用でき、また他のビームアニール方法例えば電子線、赤外線、ランプ光による走査やパルスによって行える。不純物としてGeを主に述べたが、半導体薄膜がSiの場合Sn, In, Sb, Ge等の不純物で添加により融点の下がるもの、Ti, Pt, Ni, Mo, Co等でSi融点より低い融点をもつシリサイド共晶を作るものなどが使える。一般的に不純物添加されたSiは光の吸収率が上がるので、第2領域の温度上昇はより大きくなり、本発明の効果を助長する。

応用としてTFTを示したが、本発明はSOI技術を用いた他のデバイスにも適用され、効果が大きい。

4. 図面の簡単な説明

第1図(a)~(c)は本発明による半導体薄膜の再結晶方法を説明するための図、第2図(a)~(d)は本発明の他の実施例を説明するための図、第3図(a)~(c)は他の実施例の試料断面構造図、第4図(a)~(d)は本発明をTFTに適用した工程順の断面図、第5図(a)~(d)はTFTの工程順の平面図である。

- | | |
|----------------------------|-------------|
| 1・・・基板 | 2・・・a-Si膜 |
| 3・・・Ge添加a-Si膜 | 21・・・第1領域 |
| 22・・・第2領域 | 20・・・再結晶Si膜 |
| 30・・・再結晶Ge添加Si膜 | |
| 4・・・ゲート絶縁膜 | 5・・・ゲート電極 |
| 36, 37・・・n ⁺ 領域 | 6・・・ソース配線 |
| 7・・・ドレイン配線 | 40・・・レーザ光 |

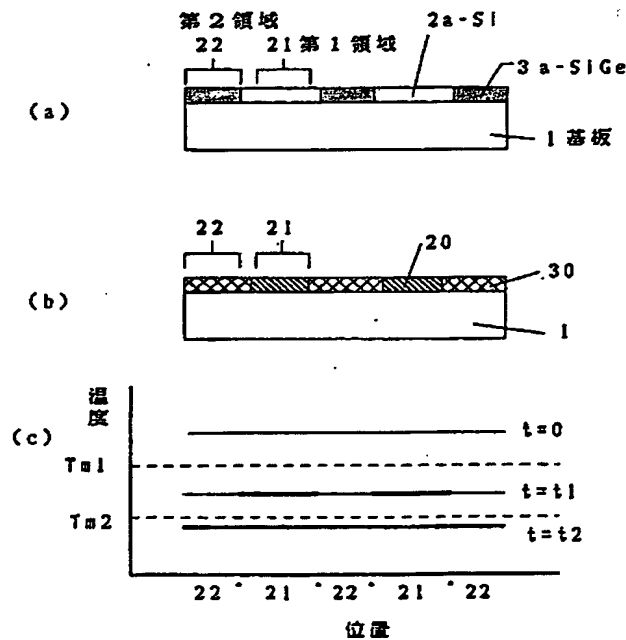
以上

出願人 セイコー電子工業株式会社

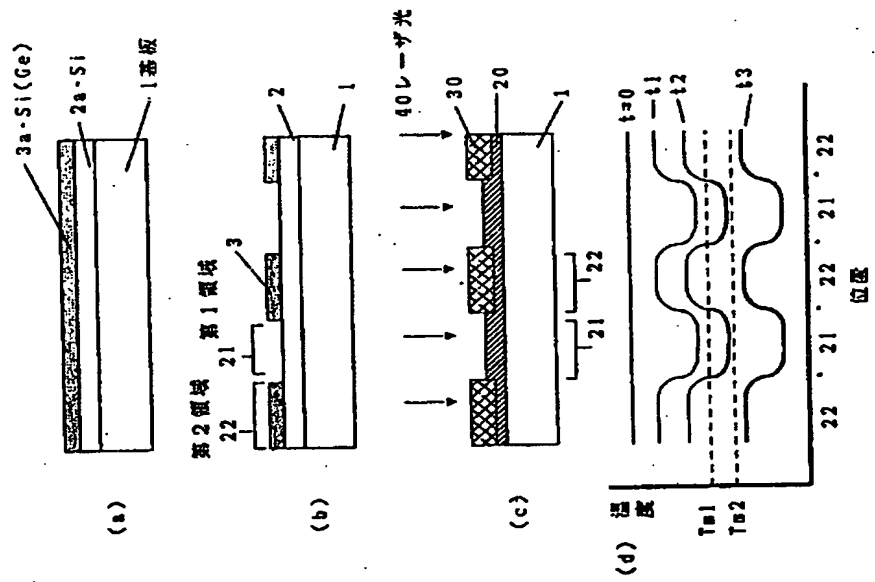
代理人 弁理士 最上 務(他1名)



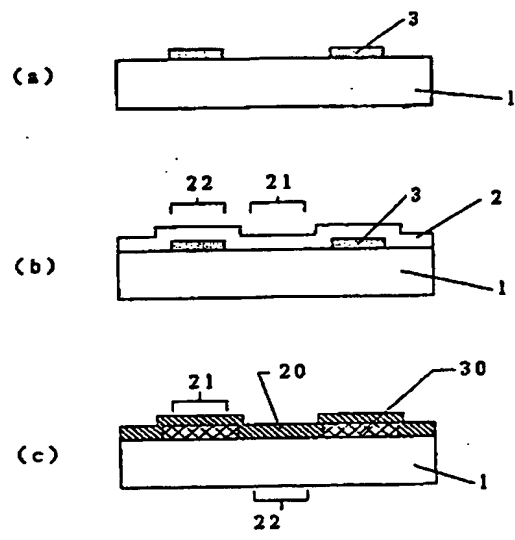
第1図. 本発明による試料断面構造図



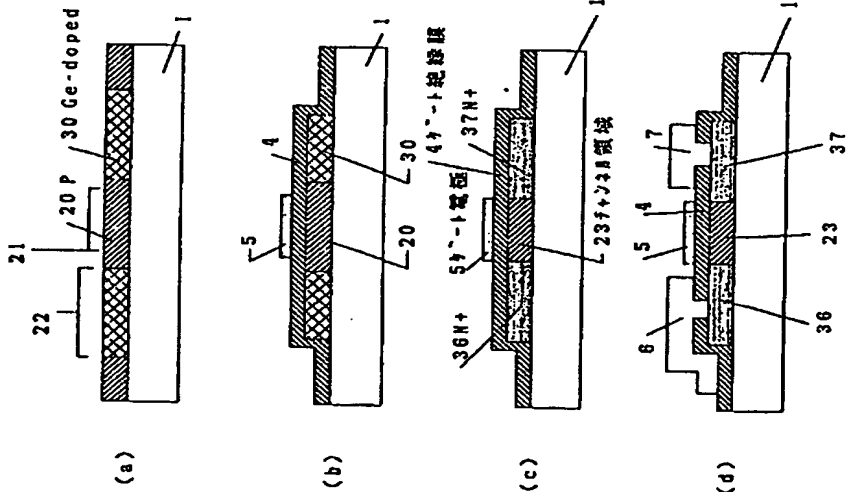
図面の浄書(内容に変更なし)
第2図. 試料断面構造図



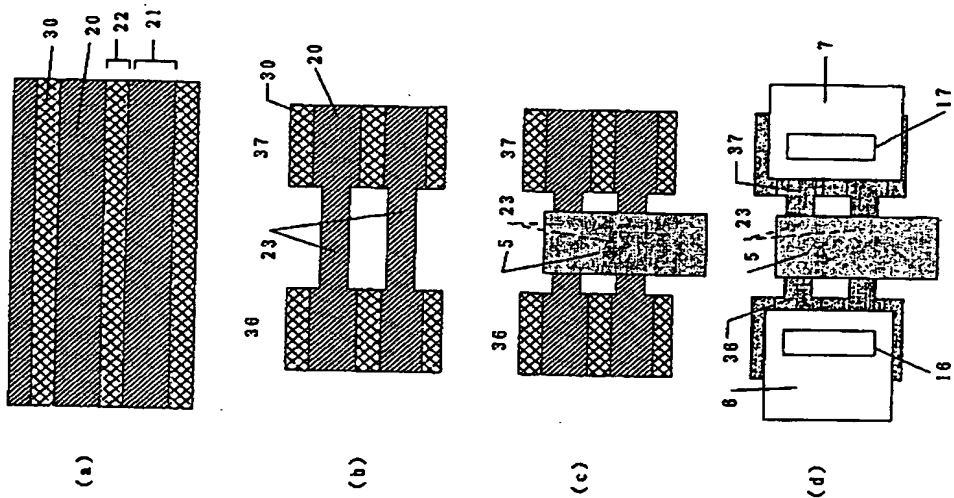
第3図. 試料断面構造図



第4圖. TPT工程圖



第5圖. TPT工程平面圖



手 続 補 正 書 (方式)

昭和 61 年 11 月 12 日

特 許 庁 長 官 殿

1. 事件の表示

昭和 61 年 特許願 第 200309 号

2. 発明の名称

再結晶半導体薄膜の製造方法

3. 補正をする者

事件との関係

出願人 東京都江東区亀戸 4 丁目 3 番 1 号
(232) セイコー電子工業株式会社

代表取締役 服部 一郎

4. 代 理 人

〒104 東京都中央区京橋 2 丁目 6 番 2 1 号
株式会社 服部セイコー内 最上特許事務所
(4664) 弁護士 最上 啓
電話番号 563-2111 内線 631-6 担当 林

5. 補正命令の日付

昭和 61 年 10 月 28 日

~~6. 補正により増加する発明の件~~

6. 補正の対象

図面 (第 2 図)

7. 補正の内容

別紙の通り



方 正